

# РЕДЛАБ-И

Интеграция управляющих систем



МАРАФОН

## ИНСТРУМЕНТАЛЬНЫЕ СРЕДСТВА АППАРАТНОЙ ВЕРИФИКАЦИИ КОНФИГУРАЦИЙ БОРТОВЫХ ПЛИС

Инструментальные средства предназначены для выполнения верификации и тестирования конфигураций ПЛИС авиационного и иного назначения в рамках стандарта DO-254 (KT-254)

### Область применения

- верификация конфигураций ПЛИС посредством подачи на вход ПЛИС векторов входных сигналов и сравнения векторов выходных сигналов с эталонными;
- нагрузочное тестирование конфигураций ПЛИС.

### Основные возможности средств аппаратной верификации

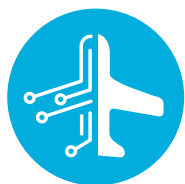
- поддержка ПЛИС с частотой работы до 200 МГц и количеством контактов до 400 шт.;
- поддержка ПЛИС типов CPLD и FPGA;
- установка верифицируемых ПЛИС на быстросъемных платах-мезонинах;
- загрузка конфигурации ПЛИС через интерфейс JTAG;
- настройка питания банков ПЛИС;
- подача на входы ПЛИС тестовой последовательности векторов входных сигналов из локальной памяти платы-носителя;
- запись векторов выходных сигналов с выходов ПЛИС в локальную память платы-носителя;
- поддержка двунаправленных шин данных в составе ПЛИС;
- поставка в трех исполнениях: плата, модуль, станция аппаратной верификации.



### Программное обеспечение поддержки аппаратной верификации

- поддержка операционных систем Windows и Linux;
- загрузка на плату-носитель тестовых последовательностей векторов, выгрузка полученных от ПЛИС выходных векторов;
- графическое отображение последовательностей входных и выходных векторов;
- графическое отображение результатов сравнения выходных векторов с эталонными (полученными от программного симулятора);
- автоматическое сравнение полученных от ПЛИС выходных векторов с эталонными, в рамках заданных допусков;
- пакетный режим выполнения тестирования;
- квалификация ПО сравнения выходных векторов с эталонными в соответствии с Р-330, уровень TQL-5.





# РЕДЛАБ-И

Интеграция управляющих систем



МАРАФОН

## ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ СРЕДСТВ АППАРАТНОЙ ВЕРИФИКАЦИИ КОНФИГУРАЦИЙ ПЛИС

Характеристики средств аппаратной верификации	Первое поколение	Второе поколение	Перспективные решения
Количество GPIO-выводов целевой ПЛИС	200	400	до 1000
Частота верификации (подачи входных векторов, снятия выходных векторов)	до 100 МГц	до 160 МГц	до 200 МГц
Разрядность векторов входных и выходных сигналов ПЛИС	108 бит	216 бит	512 бит
Количество векторов в сеансе тестирования	4 млн	4 млн	до 80 млн
Поддержка нагрузочного тестирования (циклическая подача набора входных векторов)	программно	программно	программно-аппаратно
Напряжения питания банков	2,5 В, 3,3 В	1,8 В, 2,5 В, 3,3 В	настраиваемое
Конфигурируемое питание ядра	нет	нет	да
Возможность измерения потребления тока	нет	нет	да
Идентификация конфигурации целевой ПЛИС через интерфейс JTAG	нет	да	да